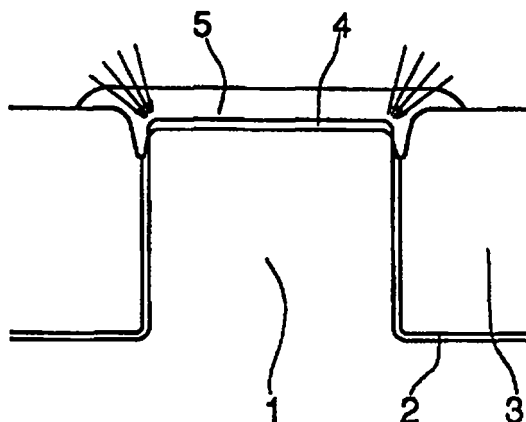




DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITE DE COOPERATION EN MATIÈRE DE BREVETS (PCT)

(51) Classification internationale des brevets ⁶ : H01L 21/762	A1	(11) Numéro de publication internationale: WO 99/03148 (43) Date de publication internationale: 21 janvier 1999 (21.01.99)
(21) Numéro de la demande internationale: PCT/FR98/01475 (22) Date de dépôt international: 8 juillet 1998 (08.07.98) (30) Données relatives à la priorité: 97/08642 8 juillet 1997 (08.07.97) FR (71) Déposant (pour tous les Etats désignés sauf US): FRANCE TELECOM [FR/FR]; 6, place d'Alleray, F-75015 Paris (FR). (72) Inventeurs; et (75) Inventeurs/Déposants (US seulement): SCHIAVONE, Patrick [FR/FR]; 3, rue Victor Favier, F-38190 Villard-Bonnot (FR). GAILLARD, Frédéric [FR/FR]; 67, rue Jean Jaurès, F-38500 Voiron (FR). (74) Mandataire: BUREAU D.A. CASALONGA JOSSE; 8, avenue Percier, F-75008 Paris (FR).		(81) Etats désignés: JP, US, brevet européen (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). Publiée <i>Avec rapport de recherche internationale.</i>
(54) Title: METHOD FOR MINIMISING CORNER EFFECT BY DENSIFYING THE INSULATING LAYER (54) Titre: PROCEDE DE MINIMISATION DE L'EFFET DE COIN PAR DENSIFICATION DE LA COUCHE ISOLANTE (57) Abstract <p>The invention concerns a method for minimising "corner" effect in shallow silicon oxide trenches, by densifying the silicon oxide layer after it has been deposited in the trenches. Said densification is preferably carried out by irradiating the layer under a luminous radiation with weak wavelength.</p> (57) Abrégé <p>La présente invention concerne un procédé permettant de minimiser l'effet de "coin" dans les tranchées peu profondes d'oxyde de silicium, par densification de la couche d'oxyde de silicium après son dépôt dans les tranchées. Cette densification s'effectue préférentiellement par irradiation de ladite couche sous un rayonnement lumineux de faible longueur d'onde.</p>		



Procédé de minimisation de l'effet de coin par densification de la couche isolante.

L'invention concerne les technologies de fabrication de circuits intégrés et plus particulièrement la réalisation de transistors MOS.

5 Dans les technologies actuelles de faibles dimensions, on utilise de préférence pour l'isolement latéral des zones actives et notamment l'isolement latéral des transistors MOS, des techniques d'isolement par
tranchées peu profondes (STI) (ou BOX). Ces techniques combinent
conjointement la gravure de tranchées disposées latéralement par
rapport aux futures zones actives, et le remplissage desdites tranchées
avec un matériau isolant tel qu'un oxyde de silicium. Cette couche
10 d'isolant est aplanie avant le dépôt de la grille lors de la réalisation de transistors MOS. Le remplissage des tranchées s'effectue généralement par dépôt du matériau isolant sur une couche d'oxyde thermique réalisée précédemment.

15 Les opérations d'oxydation et de désoxydation sacrificielles successives du procédé d'isolement avant le dépôt de la grille, ont tendance à dégager les zones dites de "coin" des futures zones actives. On appelle zone de "coin" la transition abrupte entre une zone d'isolement et une zone active. Leur mise à nu s'accroît sensiblement
lorsque, lors de l'opération d'aplanissement de la couche d'isolant
remplissant les tranchées, une partie de l'oxyde isolant est consommée.
20

L'apparition de ces zones de "coin" favorise une concentration des lignes de champs à l'angle supérieur de la zone active et donc la formation d'un transistor parasite. On observe alors la formation de trois transistors, le transistor central principal et deux transistors
25 parasites de "coin". Ces derniers possèdent une tension de seuil plus faible que celle du transistor principal et conduisent donc avant ce dernier. Ce phénomène entraîne une augmentation de la consommation de courant avant le fonctionnement effectif du transistor.

30 Afin d'améliorer les qualités électriques de l'isolement latéral et notamment la concentration des lignes de champ vers ces zones de coin à l'angle supérieure de la zone active, une des solutions possibles est de maintenir l'oxyde au même niveau que la zone active. L'oxyde

déposé doit donc avoir une densité voisine de celle de la silice. Compte-tenu de la structure des oxydes de silicium (structure xérogel) utilisés pour le remplissage de tranchées peu profondes, il est nécessaire de les recuire à très haute température ($> 1200^{\circ}\text{C}$) ou
5 d'utiliser une autre technique à très faible bilan thermique pour les densifier.

Il convenait donc de déterminer un moyen pour supprimer ou tout au moins pour sensiblement diminuer cet effet de "coin" parasite.

Les inventeurs ont maintenant découvert qu'il était possible de
10 réduire sensiblement l'effet de "coin" qui entachait les propriétés électriques des transistors MOS, sans induire d'inconvénients supplémentaires dans la réalisation desdits transistors.

Ainsi, l'invention a pour objet un procédé de minimisation de l'effet de "coin" dans des tranchées peu profondes d'oxyde de silicium permettant l'isolement latéral des zones actives, dont la caractéristique
15 essentielle est la densification de la couche d'oxyde de silicium déposée dans lesdites tranchées latérales.

La densification de ces oxydes de silicium s'effectue selon l'invention par irradiation de ladite couche isolante sous un
20 rayonnement lumineux de faible longueur d'onde. L'utilisation de cette technique permet de maintenir un faible bilan thermique de l'opération.

Cette technique présente l'avantage supplémentaire de pouvoir être mise en oeuvre et utilisée aisément au sein d'un procédé de
25 fabrication de transistors MOS.

Selon un aspect préférentiel de l'invention, l'irradiation de la couche d'oxyde isolant s'effectue sous un rayonnement lumineux d'une longueur d'onde inférieure ou égale à 200 nm avec une quantité de photons au cm^2 supérieure à 10^{19} et une énergie au moins égale à 9
30 eV.

Plus particulièrement, le rayonnement lumineux utilisé à une longueur d'onde d'environ 100 nm.

La densification de la couche d'oxyde déposée dans les tranchées d'isolement peut être réalisée directement après le dépôt de la couche
35 d'isolant, ou encore, après l'étape d'aplanissement de ladite couche.

Afin d'éviter un dégagement de la zone de "coin" lors de l'aplanissement de l'oxyde isolant déposé dans les tranchées, la densification se fait préférentiellement directement après le dépôt de l'oxyde dans les tranchées peu profondes.

5 D'autres avantages et caractéristiques de l'invention apparaîtront à l'examen de la description détaillée des modes de mise en oeuvre et de réalisation de l'invention, nullement limitatifs, et des dessins annexés, sur lesquels :

10 la figure 1 illustre schématiquement un transistor MOS présentant un effet de "coin";

la figure 2 illustre schématiquement un dispositif selon l'invention avant le dépôt de la grille.

15 Tel qu'illustré à la figure 1, on a réalisé un isolement latéral d'une zone active 1 selon les méthodes de l'art antérieur, puis déposé une grille 5 sur ladite zone active en vue de réaliser un transistor MOS.

20 On réalise de façon classique des tranchées peu profondes disposées latéralement par rapport à une zone prédéterminée destinée à former ultérieurement une zone active 1 du dispositif semi-conducteur. On forme ensuite une fine couche d'oxyde thermique 2 tapissant les flancs et le fond de la tranchée qui constitue une bonne interface entre le substrat de la zone active et l'isolant. L'étape ultérieure consiste à déposer dans les tranchées une couche d'oxyde de silicium 3 afin de remplir lesdites tranchées. On protège généralement les zones actives lors de ce procédé par un masque de protection déposé à la surface desdites zones actives. C'est la raison pour laquelle, après aplanissement de la couche d'oxyde et suppression du masque de protection des zones actives, la hauteur de la couche d'oxyde 3 déposée dans les tranchées latérales est légèrement supérieure à la hauteur de la zone active 1.

30 Ces différentes étapes de la fabrication du dispositif semi-conducteur ont dégagé les angles supérieurs de la zone active 1. Sur ce dispositif semi-conducteur, on réalise une fine couche d'oxyde de grille 4 sur laquelle est déposée la grille 5 avec débordement sur les zones d'isolement. On poursuit ensuite le procédé de fabrication du transistor MOS de manière classique. Lorsque l'on active le transistor

35

obtenu, on observe une concentration des lignes de champ dans les zones de "coin" entraînant la formation de deux transistors parasites situés aux deux extrémités de la grille.

5 La figure 2 illustre le dispositif semi-conducteur obtenu selon le procédé de l'invention à l'étape précédant immédiatement la formation de l'oxyde de grille et le dépôt de celle-ci. On constate que les zones de "coin" n'ont pas été dégagées contrairement à la figure précédente.

Après la gravure des tranchées 26 disposées latéralement par rapport aux futures zones actives 21 (dont une seule est représentée sur la figure) par un procédé classique, une couche d'oxyde thermique 22 est formée tapissant les parois et le fond des tranchées ainsi que la surface des zones actives 21. On dépose ensuite de manière classique, par exemple par CVD, au moins une couche isolante d'oxyde de silicium 23 dans les tranchées 26. L'épaisseur de cette couche est telle que toutes les tranchées de la plaquette soient parfaitement remplies.

Habituellement, les futures zones actives sont recouvertes d'un masque de protection lors du procédé d'isolement afin de préserver intacte leur surface. L'épaisseur de l'isolant déposé dans les tranchées est alors telle qu'elle est au moins égale à la hauteur de la zone active (profondeur des tranchées) recouverte de l'oxyde thermique et du masque de protection.

Selon un mode de réalisation de l'invention, l'étape suivante constitue l'élément essentiel de l'invention. Il s'agit de la densification de la couche d'oxyde de silicium 23 déposée dans les tranchées 26.

25 Selon un autre mode de réalisation de l'invention, la couche isolante d'oxyde de silicium 23 est, préalablement à sa densification, aplanie de manière classique, par exemple par polissage mécano-chimique. L'étape de densification est alors réalisée sur la couche d'oxyde aplanie.

30 Quel que soit le moment où la densification de la couche isolante d'oxyde de silicium 23 est mise en oeuvre, celle-ci peut être réalisée, selon un aspect particulier de l'invention, par irradiation de ladite couche sous un rayonnement lumineux de faible longueur d'ond (ex.: faisceau laser ou lampe à mercure).

Le rayonnement lumineux utilisé pour cette irradiation a généralement une longueur d'onde inférieure ou égale à 200 nm avec une quantité de photons en cm^2 de 10^{19} et une énergie au moins égale à 9 eV. On obtient une densification optimale lorsque la longueur d'onde est d'environ 100 nm. La couche d'oxyde de silicium 23 déposée dans les tranchées 26 est ainsi transformée en une couche isolante plus dense de structure proche de celle de la silice pure.

Après l'étape de densification, le procédé d'isolement et de réalisation de transistor MOS se poursuit de manière classique. La figure 2 illustre schématiquement l'état du dispositif obtenu après aplanissement de la couche d'oxyde, retrait des masques de protection des futures zones actives et désoxydation des surfaces. Une future zone active 21 est ainsi isolée latéralement de part et d'autre par des tranchées 26 peu profondes. Ces tranchées sont tapissées d'une couche d'oxyde thermique 22 et remplies par au moins une couche isolante aplanie 23 d'oxyde de silicium densifié de densité proche de celle de l'oxyde thermique.

Le procédé de fabrication du transistor se poursuit ensuite de manière classique.

L'effet agressif des étapes successives d'aplanissement de la couche isolante remplissant les tranchées, de retrait des masques de protection, de désoxydation de la surface des futures zones actives, etc ..., est ainsi minimisé. Les zones de "coin" des futures zones actives ne sont plus découvertes comme elles l'étaient précédemment. Lorsque l'on active un transistor dont les zones isolantes par tranchées peu profondes ont été densifiées selon le procédé de l'invention, on n'observe plus les concentrations de lignes de champ dans les zones de "coin". L'effet parasite dit de "coin" est minimisé et les propriétés électriques des transistors MOS ainsi réalisés sont significativement améliorées sans par ailleurs induire d'autres défauts ou inconvénients aux dispositifs fabriqués.

Le procédé de l'invention a, en outre, l'avantage de pouvoir être aisément mis en oeuvre dans une ligne de fabrication de transistors MOS en utilisant un appareillage classique.

REVENDICATIONS

- 5 1. Procédé de minimisation d'effet de "coin" dans des tranchées peu profondes (26) d'oxyde de silicium permettant l'isolement latéral de zones actives (21), caractérisé en ce qu'après le dépôt d'une couche d'oxyde de silicium (23) dans les tranchées (26), on densifie ladite couche déposée par irradiation sous un rayonnement lumineux de faible longueur d'onde.
2. Procédé selon la revendication 1, caractérisé en ce que la densification de la couche d'oxyde s'effectue par irradiation de ladite couche sous un rayonnement lumineux d'une longueur d'onde inférieure ou égale à 200 nm avec une quantité de photons au cm^2 supérieure à 10^{19} et une énergie au moins égale à 9 eV.
3. Procédé selon la revendication 2, caractérisé en ce que la longueur d'onde du rayonnement lumineux est d'environ 100 nm.
4. Procédé selon l'une quelconque des revendications 1 à 3, caractérisé en ce que la densification de la couche d'oxyde de silicium (23) déposée dans les tranchées (26) a lieu directement après le dépôt de ladite couche avant son aplanissement.

FIG.1

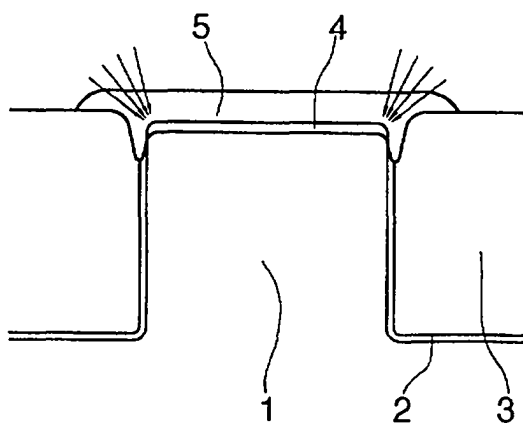


FIG.2

